

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2002年10月29日

出 願 番 号  
Application Number:

特願2002-314301

[ST.10/C]:

[JP2002-314301]

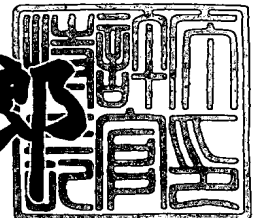
出 願 人  
Applicant(s):

豊田合成株式会社

2003年 6月26日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3050684

【書類名】 特許願

【整理番号】 02P00578

【あて先】 特許庁長官殿

【国際特許分類】 H01L 33/00

【発明者】

【住所又は居所】 京都府京都市上京区堀出シ町 2 9 6 イトーピア 1 3 2  
6

【氏名】 酒井 智弘

【発明者】

【住所又は居所】 京都府京都市左京区北白川久保田町 4 3 パレ北白川佐  
わらび 4 0 1

【氏名】 守山 実希

【発明者】

【住所又は居所】 京都府京田辺市薪長尾谷 2 2 - 3 2

【氏名】 村上 正紀

【発明者】

【住所又は居所】 愛知県西春日井郡春日町大字落合字長畑 1 番地 豊田合  
成株式会社内

【氏名】 柴田 直樹

【特許出願人】

【識別番号】 000241463

【氏名又は名称】 豊田合成株式会社

【代理人】

【識別番号】 100095577

【弁理士】

【氏名又は名称】 小西 富雅

【選任した代理人】

【識別番号】 100100424

【弁理士】

【氏名又は名称】 中村 知公

【選任した代理人】

【識別番号】 100114362

【弁理士】

【氏名又は名称】 萩野 幹治

【手数料の表示】

【予納台帳番号】 045908

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0115878

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 p型SiC用電極

【特許請求の範囲】

【請求項 1】 600℃以下で共晶反応を生ずる第1の電極材料とアルミニウム(Al)からなる第2の電極材料とを含んでなる、p型SiC用電極。

【請求項 2】 前記第1の電極材料がゲルマニウム(Ge)である、ことを特徴とする請求項1に記載のp型SiC用電極。

【請求項 3】 チタン(Ti)からなる第3の電極材料を更に含んでなる、請求項2に記載のp型SiC用電極。

【請求項 4】 前記第1の電極材料からなる層がp型SiCに接して形成される、請求項1～3のいずれかに記載のp型SiC用電極。

【請求項 5】 p型SiC側から順に、ゲルマニウム(Ge)からなる第1層、アルミニウム(Al)からなる第2層が形成されてなるp型SiC用電極。

【請求項 6】 前記第1層と前記第2層との間にチタン(Ti)からなる第3層が形成されてなる、請求項5に記載のp型SiC用電極。

【請求項 7】 p型SiC上に請求項1～6のいずれかに記載のp型SiC用電極が形成されている、ことを特徴とするSiC素子。

【請求項 8】 p型SiCを洗浄するステップと、  
前記p型SiC上に、ゲルマニウム(Ge)からなる第1層を形成するステップと、  
加熱処理するステップと、を含むp型SiC用電極の製造方法。

【請求項 9】 p型SiCを洗浄するステップと、  
前記p型SiC上に、ゲルマニウム(Ge)からなる第1層を形成するステップと、  
アルミニウム(Al)からなる第2層を形成するステップと、  
加熱処理するステップと、を含むp型SiC用電極の製造方法。

【請求項 10】 チタン(Ti)からなる第3層を形成するステップ、を更に含む請求項9に記載のp型SiC用電極の製造方法。

【請求項 11】 p型SiCを洗浄し、前記p型SiC上に、ゲルマニウム(Ge)からなる第1層を形成し、チタン(Ti)からなる第3層を形成し、アルミニウム(Al)からなる第2層を形成し、加熱処理する、ことを特徴とする請求項10に記載のp

型SiC用電極の製造方法。

【請求項 1 2】 前記加熱処理の温度が 6 0 0℃以下である、ことを特徴とする請求項 8～1 1 のいずれかに記載のp型SiC用電極の製造方法。

【請求項 1 3】 請求項 8～1 2 のいずれかに記載のp型SiC用電極を製造するステップを含む、ことを特徴とするSiC素子の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【産業上の利用分野】

本発明はシリコンカーバイド(SiC)素子に関する。詳しくは、SiC素子に用いられる、p型SiC用電極に関する。

【0 0 0 2】

【従来の技術】

シリコンカーバイド(SiC)は、高周波電力デバイス、高温デバイス、オプトエレクトロニクスデバイスへの適用が期待されており、実用化に向けた研究が進められている。SiC素子用のp型電極、即ちp型SiCに対するオーミック電極としては、チタン(Ti)とアルミニウム(Al)を用いたもの(TiAl)が一般的である(特許文献 1 等参照)

【0 0 0 3】

【特許文献 1】

特開平 5 - 1 3 8 1 2 号

【0 0 0 4】

【発明が解決しようとする課題】

一般に、素子ではオーミック電極を必要とする場合が多い。ところが、化合物半導体を用いた素子では、一般的に熱処理を経ることなく半導体材料層と電極との間のオーミック接合が得られず、即ち、単に金属層を形成した場合にはショットキを帯びることとなる。また、熱処理によるオーミック接合においては半導体材料、電極材料、熱処理温度、熱処理時間などにより、得られるコンタクト抵抗は大きく異なる。

現在、p型SiCに対する低抵抗オーミック・コンタクト材として期待されるTi/A

1はかなりの低抵抗化が実現できているものの、低抵抗化のためには大量のAlに加えて1000℃程度での熱処理温度が必要であり、表面モホロジーの悪化、半導体結晶層への熱的損傷による素子機能、素子寿命の低下などの問題が指摘されていた。

本発明は以上の課題を解決すべくなされたものであり、表面モホロジーが良好で、電極の形成に伴う半導体結晶層への熱的損傷が少ないp型SiC用電極を提供することを目的とする。

#### 【0005】

##### 【課題を解決するための手段】

本発明者らは上記目的を達成すべく鋭意検討を重ねたところ、以下の発明を見出すに至った。即ち、

600℃以下で共晶反応を生ずる第1の電極材料とアルミニウム(Al)からなる第2の電極材料とを含んでなる、p型SiC用電極である。

#### 【0006】

以上の構成のp型SiC用電極によれば、Alと共晶反応を生ずる第1の電極材料を添加することで、従来よりも低温の熱処理工程によりオーム性を得ることができ、電極表面の平坦性が向上する。また、電極形成に伴う半導体結晶層への熱的影響を小さくできる。したがって、本発明のp型SiC用電極を用いれば、素子特性の優れたSiC素子を作製することが可能となる。

#### 【0007】

本発明においてp型SiC用電極とは、p型のSiC半導体層上に形成される電極をいう。本発明のp型SiC用電極が適用されるp型SiC半導体の型は特に限定されず、後述の実施例で使用される4H型の他、6H型、15R型、21R型、3C型等を含む。また、本発明のp型SiC用電極が適用される素子の種類も特に限定されず、高周波電力デバイス、高温デバイス、オプトエレクトロニクスデバイス等に使用される各種素子に適用可能である。

#### 【0008】

第1の電極材料としては、比較的低温でSiと反応し、またAlと共晶反応を生ずる材料であれば特に限定されない。例えば、ゲルマニウム(Ge)等を用いることが

できる。この第1の材料を添加することによって低温での反応が促進されるので、コンタクト形成温度の低減を図ることができる。

## 【0009】

本発明のp型SiC用電極は、第1の電極材料に加えて、アルミニウム(Al)からなる第2の電極材料を更に含んでいる。アルミニウムを含有させることによりコンタクト抵抗率の減少が図られ、オーミック性のより良好なp型SiC用電極を構成できる。

## 【0010】

本発明のp型SiC用電極は、チタン(Ti)からなる第3の電極材料を更に含んでいることが好ましい。即ち、ゲルマニウムからなる第1の電極材料、アルミニウムからなる第2の電極材料、チタンからなる第3の電極材料を含有して構成することが好ましい。このようにチタンからなる第3の電極材料を含有させれば、さらなるコンタクト抵抗率の減少が図られる。

## 【0011】

本発明のp型SiC用電極は、第1の電極材料からなる層（以下、「第1電極材料層」という）を備えていることが好ましく、当該第1電極材料層がp型SiC半導体層に接して形成されることがさらに好ましい。例えば、p型SiC半導体層上に第1の電極材料からなる層を形成し、続いて他の電極材料からなる層を積層し、これらを熱処理することにより本発明のp型SiC用電極を形成することができる。

## 【0012】

本発明のp型SiC用電極が、第1の電極材料に加えて第2の電極材料を含有している態様では、第1電極材料層と第2の電極材料からなる層（以下、「第2電極材料層」という）を備えていることが好ましい。換言すれば、製造工程において、第1の電極材料層と第2の電極材料層が形成されることが好ましい。第1電極材料層と第2電極材料層の積層順序は特に限定されないが、p型SiC半導体層側から順に第1電極材料層、第2電極材料層が積層して形成されることが好ましい。また、上記の場合と同様に、第1電極材料層がp型SiC半導体層に接して形成されていることが好ましい。第1電極材料層と第2電極材料層との間に他の材料からなる層を介在させることもできる。また、第1電極材料層及び／又は第2電極材

料層を複数設けることもでき、例えば、p型SiC半導体層側から順に、第1電極材料層／第2電極材料層／第1電極材料層を積層させて本発明のp型SiC用電極を構成してもよい。

#### 【0013】

本発明のp型SiC用電極が、第1の電極材料、第2の電極材料、及び第3の電極材料を含有している態様では、第1電極材料層、第2電極材料層、及び第3の電極材料からなる層（以下、「第3電極材料層」という）を備えていることが好ましい。換言すれば、製造工程において、第1の電極材料層、第2の電極材料層、及び第3電極材料層が形成されることが好ましい。これらの各層の積層順序は特に限定されないが、p型SiC半導体側から順に第1電極材料層、第3電極材料層、及び第2電極材料層が積層して形成されることが好ましい。また、上記の場合と同様に、第1電極材料層がp型SiC半導体層に接して形成されていることが好ましい。第1電極材料層と第3電極材料層との間、及び／又は第3電極層と第2電極層との間に他の材料からなる層を介在させることもできる。また、第1電極材料層、第3電極材料層、及び／又は第2電極材料層を複数設けることもできる。

#### 【0014】

第1電極層、第2電極層、及び第3電極層の形成方法は特に限定されず、MBE法、真空蒸着法、スパッタリング法、抵抗加熱法等を採用することができる。

本発明のp型SiC用電極は、上記の電極材料層（及びその他の層）をp型SiC半導体層上に積層した後、加熱処理することにより形成される。電極材料層の形成に先立って、p型SiC半導体を洗浄（例えば化学洗浄）しておくことが好ましい。電極材料を良好な状態で積層するためである。p型加熱処理は、p型SiC半導体層と本発明のp型SiC用電極との間にオーミック・コンタクトを形成するために行われる。

#### 【0015】

加熱温度、加熱時間は、良好なオーミック・コンタクトが形成されるように適宜調整される。

素子に与える熱ダメージを出来る限り抑制し、かつ加熱時間を短くして工業的生産性に適応する加熱温度としてこの発明では600℃及びそれ以下の加熱温度



を採用する。勿論、素子に熱ダメージが及ばない限りにおいて、600℃を越える加熱温度を採用することができる。

加熱時間は、600℃の加熱温度において、25分以上とすることがこのましく、更に好ましくは30分以上である。

加熱は真空状態で行うことが好ましい。不活性ガス雰囲気で加熱処理を行うこともできる。不活性ガスには窒素ガス、ヘリウムガス、アルゴンガス等を用いることができる。

【0016】

#### 【実験例】

以下、本発明の実験例を示す。

本実験例では、p型4H-SiCに対するGeAl系オーミック・コンタクト材の電気特性及び表面平坦性について検討を行った。

試料として、第1層がGe、第2層がTi、第3層がAlからなる電極を作製した。基板にはドーパ濃度 $3.20 \times 10^{18} \text{ cm}^{-3}$ のp型4H-SiC(0001)エピウエハを用いた。また基材として純度99.99%のAl、純度99.999%のGe、純度99.99%のTiを用いた。基板は事前に1150℃、1hの犠牲酸化により、10nm程度の酸化膜を形成した。アセトン、メタノールで超音波洗浄、フォトリソグラフィにより円形パターンを描画後、希弗酸により酸化膜を除去した。基板を真空蒸着装置内に配置した後、まずGeを抵抗加熱により60nmの厚みに成膜し、次にTiは電子ビーム蒸着により80nmに成膜、最後にAlを抵抗加熱により360nmに成膜した。次いで、試料を基底真空度 $10^{-8} \text{ Torr}$ の超高真空チャンバ内で600℃で熱処理し、10min毎にI-V測定を行った。

【0017】

図1に(a)Ge/Ti/Alコンタクト600℃、30min熱処理後のI-V特性と比較のため(b)Ti/Al(50nm、141nm)コンタクト、600℃、30min熱処理後のI-V特性を示す。なお、(b)の曲線は横軸にほぼ一致している。測定には直径200 $\mu\text{m}$ 、幅8 $\mu\text{m}$ の円形パターンを用いた。(b)Ti/Alコンタクトでは600℃、30minの熱処理ではほとんど電流が流れずショットキであるのに対して、(a)Ge/Ti/Alコンタクトではオーミックになっている。また、この時の同心円パターンを用いたTLM測定から比接触抵抗値は $3.8 \times 10^{-4} (\Omega \text{ cm}^2)$ であった。

## 【 0 0 1 8 】

## 【実施例】

以下、本発明の実施例を説明する。

図 2 は本発明の一実施例である SiC 素子 1 の構成を模式的に示した図である。SiC 素子 1 は次のように作製することができる。

まず、気相成長装置チャンバ内に n 型 SiC 基板 1 0 を設置し、水素ガスをキャリアガスとして用い、原料ガスのモノシラン ( $\text{SiH}_4$ ) ガス及びプロパン ( $\text{C}_3\text{H}_8$ ) を、不純物ガスのトリメチルアルミニウム ( $(\text{CH}_3)_3\text{Al}$ ) ガスをチャンバ内に供給し、約  $1400^\circ\text{C}$  の成長温度で p 型 SiC 層 1 1 を約  $5\mu\text{m}$  形成する。尚、周知の分子線結晶成長法 (MBE 法)、ハライド系気相成長法 (HVPE 法)、スパッタ法、イオンプレーティング法、電子シャワー法等の方法で p 型 SiC 層 1 1 を形成することもできる。

## 【 0 0 1 9 】

次に、 $1150^\circ\text{C}$ 、60 分、 $\text{O}_2$  雰囲気で犠牲酸化を行い、p 型 SiC 1 1 表面に  $\text{SiO}_2$  膜 1 2 を約  $10\text{nm}$  製膜する。フォトリソグラフィーにより電極パターニングを行った後、一部の  $\text{SiO}_2$  膜を希弗酸で剥離する。続いて、Ge 層 2 1 を電子ビーム法により約  $60\mu\text{m}$  形成する。同様に Ti 層 2 2 を電子ビーム法により、Al 層 2 3 を抵抗加熱法によりそれぞれ形成した後、リフトオフ工程により電極パターンを形成する。以上の工程により、図 5 に示す様に、Ge、Ti、Al が順に積層された p 電極 2 0 が作製される。

## 【 0 0 2 0 】

次に、p 型 SiC 1 1 と p 電極 2 0 との間のオーミック・コンタクトを形成するために、超高真空チャンバ内で  $600^\circ\text{C}$ 、30 分の熱処理を施す。

続いて、n 型 SiC 1 0 の表面に V と Al からなる n 型電極 3 0 を蒸着法により形成する。以上の工程の後、スクライバ等を用いてチップの分離工程を行い、SiC 素子 1 を得る。

## 【 0 0 2 1 】

この発明は、上記発明の実施の形態の説明に何ら限定されるものではない。特許請求の範囲の記載を逸脱せず、当業者が容易に想到できる範囲で種々の変形態

様もこの発明に含まれる。また、この発明がSiC上のIII族窒化物系化合物半導体等、SiCを用いた他の半導体素子に用いることができることは言うまでもない。

【図面の簡単な説明】

【図 1】

図 1 は実験例の結果を示すグラフであり、600℃、30分間熱処理後の各試料の電流-電圧(I-V)特性が示される。(a)はGe/Ti/Al、(b)はTi/Alである。

【図 2】

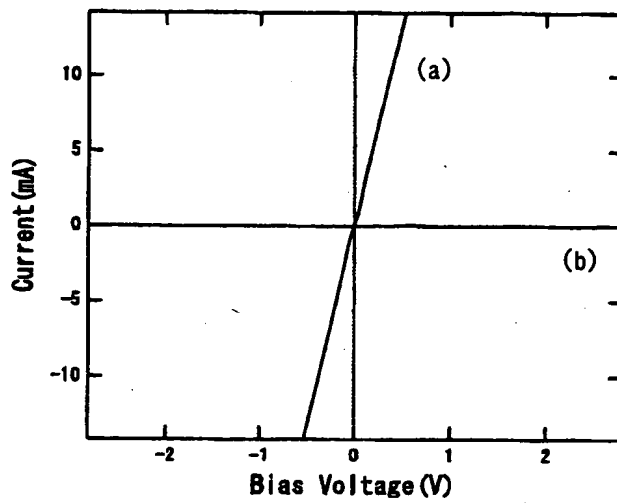
図 2 は本発明の一実施例であるSiC素子 1 の構成を模式的に示した図である。

【符号の説明】

- 1 SiC素子
- 1 0 n型SiC基板
- 1 1 p型SiC層
- 1 2 SiO<sub>2</sub>膜
- 2 0 p型電極
- 2 1 Ge層
- 2 2 Ti層
- 2 3 Al層
- 3 0 n電極

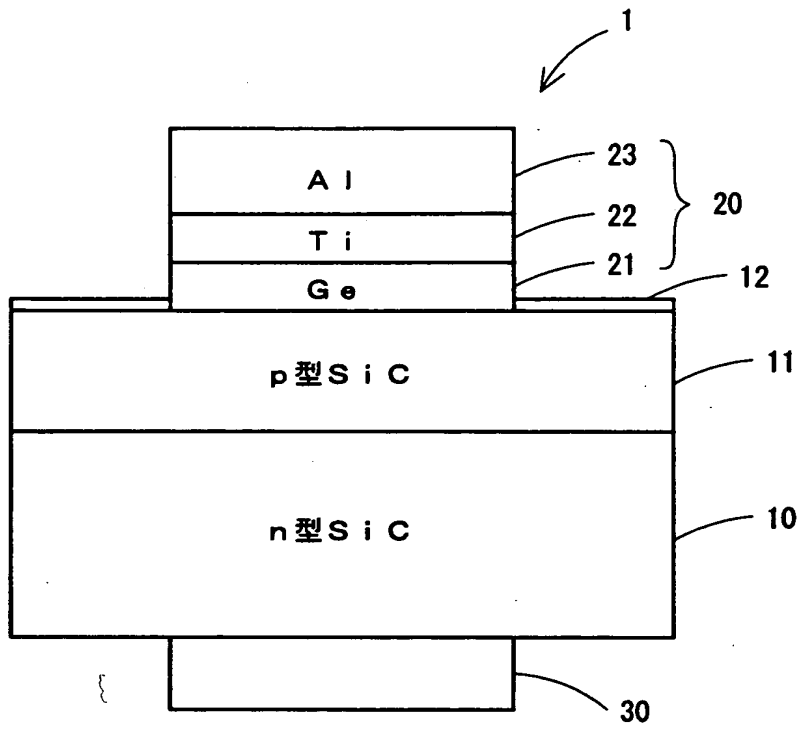
【書類名】 図面

【図 1】



熱処理後の I-V 特性

【図 2】



【書類名】                      要約書

【要約】

【課題】    表面モホロジーが良好で、電極の形成に伴う半導体結晶層への熱的損傷が少ないp型SiC用電極を提供する。

【解決手段】    6 0 0℃以下で共晶反応を生ずる第1の電極材料とアルミニウム(A1)からなる第2の電極材料とを含有させてp型電極を構成する。

【選択図】                      図 2

特 2002-314301

認定・付加情報

特許出願の番号	特願2002-314301
受付番号	50201631579
書類名	特許願
担当官	第五担当上席 0094
作成日	平成14年10月30日

<認定情報・付加情報>

【提出日】 平成14年10月29日

次頁無

出 願 人 履 歴 情 報

識別番号 [000241463]

1. 変更年月日 1990年 8月 9日

[変更理由] 新規登録

住 所 愛知県西春日井郡春日町大字落合字長畑1番地

氏 名 豊田合成株式会社